علوم و مهندسي كامپيوتر
نشريه علمي پژوهشي انجمن كامپيوتر ايران
مجلد ۱، شماره ۳ (الف)، پائيز۱۳۸۲
صفحات ۱-۱۲
**مقاله عادي**

# بهبود الگوريتم زمانبندي مجدد در سنتز مدارهاي ديجيتال با هدف افزايش سرعت

مهدي صديقي  سام فرخي

دانشكده مهندسي كامپيوتر وفناوري اطلاعات، دانشگاه صنعتي امير كبير , تهران، ايران

**چكيده**

امروزه درطراحي بسياري از مدارات تركيبي سنكرون، جايابي ثبات هاي بين واحدهاي تركيبي براي غلبه بر محدوديت هاي زماني موجود، زمان زيادي از طراح را به خود اختصاص مي‌دهد. به عنوان مثال تعيين تعداد پالسهاي ساعت مورد نياز براي توليد خروجي مدار توسط طراح، با دقت و صرف زمان زيادي انجام مي‌گيرد. الگوريتمي كه تحت عنوان الگوريتم زمانبندي مجدد براي اولين بار توسط آقايان Saxe و Leiserson در سال ۱۹۹۱ ارائه شد، تا حدودي در زمينه جايابي ثبات ها به طراح كمک مي‌نمود. در اين مقاله سعي بر اين مي‌باشد كه با بهبود اين الگوريتم، علاوه بر پيدا كردن پاسخ بهينه براي مسأله جايابي ثبات ها، تعيين تعداد پالسهاي ساعت مورد نياز براي توليد خروجي نيز توسط نرم افزار انجام شود و گامي در جهت كاهش بار كاري طراح برداشته شود. همچنين اين الگوريتم علاوه بر توانائي افزودن تعداد پالس ساعت مورد نياز براي توليد خروجي، امكان كاهش اين تعداد در صورت اضافه بودن آن را نيز دارد. به عبارت ديگر طراح در هنگام طراحي هيچ گونه نگراني از جهت زياد يا كم بودن تعداد و يا محل ثبات هاي مدار خود ندارد. اين الگوريتم طرح بهينه را به طراح ارائه مي‌دهد.

**كلمات كليدي**: زمانبندي مجدد، مدارات تركيبي سنكرون، افزايش سرعت، عدم تغيير عملكرد مدار

## ۱- مقدمه

الگوريتم زمانبندي مجدد[1] الگوريتمي است كه در ساختار مدار چنان تغييراتي ايجاد مي‌كند كه عملكرد مدار تغييري نيابد [۱, ۲]. اين تغيير ساختار با هدف هاي مختلفي مي‌تواند صورت گيرد كه بهبود مساحت، بهبود توان مصرفي و يا بهبود سرعت مدار و در نتيجه آن بهبود كارايي مي‌توانند از جمله اين اهداف باشند. از آنجاييكه يک مصالحه[2] بين اين پارامترها وجود دارد در اكثر حالات تنها يكي از اين اهداف مي‌توانند مدنظر قرار گيرند. امروزه در اكثر كاربردها بهبود سرعت نسبت به بقيه هدف هاي بهينه سازي نقش مهمتري بازي مي‌كند و نسبت به بقيه هدف‌ها ارجحيت دارد.

اگر بخواهيم برخي استفاده هاي اين الگوريتم را بررسي كنيم، ابتدا بايد تعريف مختصري از اين الگوريتم ارائه دهيم. الگوريتم زمانبندي مجدد، ساختار مدار را متناسب با قوانين خاص و با جابجاييFF ها در مدار تغيير مي‌دهد. در اين جابجايي، هدف بهينه سازي پارامتر در نظر گرفته شده مي‌باشد.

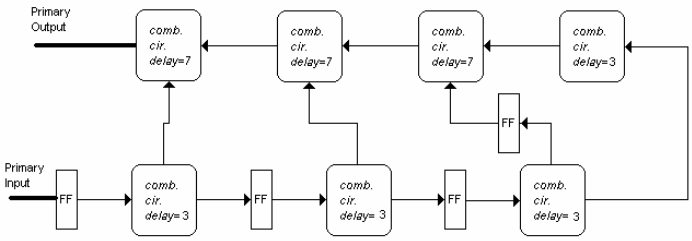
براي مثال اين الگوريتم مي‌تواند باعث كاهش Combinatorial rippling شود كه در نتيجه توان مصرفي پوياي مدار كاهش مي‌يابد و اين موضوع خود را در مدارات CMOS به وضوح نشان مي‌دهد [۳]. از اين الگوريتم مي‌توان براي بهينه‌سازي مدارات خط لوله آسنكرون استفاده نمود [۴]. همچنين در [۵] از اين الگوريتم براي حل مسأله‌هاي خط لوله سنكرون استفاده شده است. يكي از مهمترين كاربردهاي اين الگوريتم اين است كه با استفاده از جابجايي ثباتها مي‌توان مسير بحراني[3] يک مدار سنكرون را به دو قسمت شكسته و آن را كاهش داد. به اين ترتيب طول زمان هر پريود پالس ساعت كاهش پيدا مي‌كند. در نتيجه سرعت فركانس كاري مدار فزايش خواهد يافت [۶, ۷, ۸]. همانطور كه در [۵] و [۹] نشان داده شده اين افزايش سرعت مي‌تواند باعث افزايش كارايي مدار شود. چنانچه سرعت عامل تعيين كننده مدار نباشد، با تغيير در محل ثبات ها مي‌توان تعداد آنها را كم يا زياد نمود كه اين امر در كاهش يا افزايش مساحت مدار موثر مي‌باشد [۱۰]. همچنين اين موضوع مي‌تواند در كاهش يا افزايش توان مصرفي مدار موثر باشد. مقالات مختلفي از اين الگوريتم براي رسيدن به هدف كاهش توان استفاده نموده‌اند مانند [۱۱].

برخي فعاليتهاي انجام شده در اين زمينه به طور خاص در مورد FPGA بحث مي كنند [۱۲, ۱۳]. آقايان Saxe و Leiserson در سال ۱۹۹۱ الگوريتمي براي

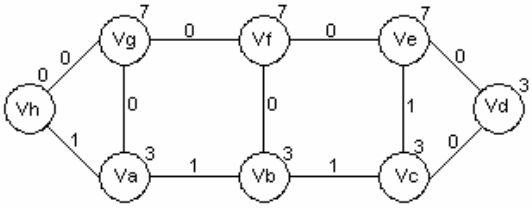
زمانبندي مجدد با هدف افزايش سرعت مدارهاي سنكرون ارائه نموده اند و همانطور كه مختصرا توضيح داده شد، تا بحال بهبودهاي زيادي بر اين الگوريتم براي رسيدن به هدف كاهش توان يا كاهش مساحت انجام شده است.
همچنين از اين الگوريتم در ابزارهاي سنتز كننده مدارهاي ديجيتال استفاده مي‌شود [۱۴].
در ادامه در بخش هاي بعدي تعاريف و الگوريتم اوليه زمانبندي مجدد به طور مختصر بررسي مي‌شود. در نهايت يک الگوريتم جديد كه در واقع بهبود داده شده الگوريتم زمانبندي مجدد براي طراحي مدارات تركيبي سنكرون به صورت خودكاراست ارائه خواهد شد. در بخش نتيجه گيري اين دو الگوريتم با هم مقايسه خواهند شد.

## ۲- بررسي مختصر الگوريتم زمانبندي مجدد

بررسي الگوريتم زمانبندي مجـدد را با يک مثـال آغاز مي‌كنيم. شكل۱-(الف) را در نظر گيريد. اين شكل، يک مدار تركيبي سنكرون است. در مدارات تركيبي سنكرون حداكثر سرعت مدار مربوط به زمان انتشار يک سيگنال در مسير بحراني مي‌باشد. مسير بحراني مسيري است كه زمان انتشار سيگنال در آن از خروجي يک ثبات تا ورودي ثبات مرحله بعد بيشتر از بقيه مسيرها باشد. حداكثر سرعت اين مدار ۲۷ واحد زماني مي‌باشد زيرا مسير بحراني اين مدار تأخيري به اندازه ۲۷ واحد زماني دارد. اين مسير شامل مدار تركيبي پايين سمت راست و مدارات قسمت بالا مي‌باشد كه يک مسير بدون ثبات را تشكيل مي‌دهد.
در الگوريتم زمانبندي مجدد براي بررسي مدار بايد اين مدار را به يک گراف تبديل كنيم. نحوه تشكيل گراف به اين صورت است كه در گراف معادل مدار، گره‌ها مدارات تركيبي را نشان مي‌دهند. تأخير مدارات تركيبي را براي سهولت بررسي شكل در بالاي گره‌ها نشان مي‌دهيم و يالهاي گراف سيمها يا ثبات هاي مدار مي‌باشند. وزن يال اگر صفر باشد به معني اين است كه دو مدار تركيبي با سيم به هم متصل شده اند و اگر وزن آن بزرگتر از صفر باشد به اين معنا خواهد بود كه به آن تعداد ثبات در بين آن دو مدار تركيبي قرار دارد.
الگوريتم اوليه زمانبندي مجدد، يک مدار تركيبي سنكرون را از ورودي گرفته و آن را به صورت يک گراف در مي‌آورد. همچنين خروجي هاي مدار را با يک گره مياني به ورودي ها وصل مي‌كند كه تأخير اين گره مياني صفر در نظر گرفته مي‌شود. شكل ۱- (ب) گراف مربوط به مدار سنكرون شكل۱- (الف) را نشان مي‌دهد.
اين الگوريتم در ابتدا از طراح يک محدوده زماني مي‌گيرد. منظور از محدوده زماني عددي است كه طراح در نظر دارد و مجموع تأخير عناصر تركيبي پشت سر هم بين خروجي يک ثبات و ورودي ثبات ديگر وجود دارد نبايد از اين عدد بزرگتر شود. الگوريتم اوليه زمانبندي مجدد، بعد از تشخيص اولين گره‌هاي خارج از محدوده زماني در مدار يكي از ثباتها را دقيقا به قبل از آن گره در مدار منتقل مي‌كند. در اين حالت امكان دارد كه با اين جابجائي مشكل محدوديت زماني در نقطه ديگري ايجاد شده باشد. با اجراي مجدد عمل فوق سعي در برطرف كردن مشكلات ديگر نقاط انجام مي‌شود. اين كار به تعداد معيني تكرار مي‌شود. در مورد تعداد تكرار الگوريتم در انتهاي اين بخش بحث خواهيم نمود. در گراف اين الگوريتم از تعاريفي مانند $W_{ij}$ و $d(i)$ و $r(i)$ استفاده كرده اندكه $W_{ij}$ وزن يالها بوده و بيانگر تعداد ثبات هاي بين عنصر i و j مدار مي‌باشد. $d(i)$ مقدار تأخير گره i مدار است. $r(i)$ نشان دهنده اين است كه آيا گره i در مدار در خارج از محدوده زماني مورد نظر قرار دارد يا خير. محدوده زماني به اين صورت تعريف مي‌شود كه اگر در گراف ورودي تمام يالهـاي با $W_{ij} > 0$ را حـذف كنيم، مجموع تأخير گره هاي بلندترين مسير تا اين گره نشان‌دهنده اين است كه آيا اين عدد از محدوده زماني بزرگتر است و گره در خارج از محدوده زماني قرار دارد يا خيـر. گره هايي كه در خارج از اين محدوده قرار دارند $r(i)$ آنها ۱ مي‌شود و حـال با استفـاده از رابطـه $W'_{ij}= W_{ij}+r(j)-r(i)$ تضمين مي‌كند كه با بدست آوردن $W'_{ij}$ جديد براي يالها عملكرد مدار تغيير نخواهد كرد. براي اثبات و اطلاعات بيشتر مي‌توانيد به [۱] مراجعه كنيد. الگوريتم اوليه زمانبندي مجدد در الگوريتم۱ آمده است.




(الف)



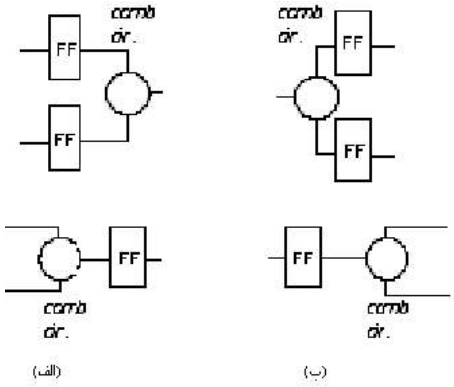

(ب)

شكل۱- (الف) نمونه مدار ورودي الگوريتم زمانبندي مجدد
(ب) گراف مربوط به آن

```
For i=1 to No_of_vertices
   begin
     find weights
     look at comb. parts
     find delays
     find violating vertices(delay > ¢)
   if ( none ) then
         return successful
   else
retime violating vertices
  end
```

الگوريتم ۱- الگوريتم اوليه زمان بندي مجدد

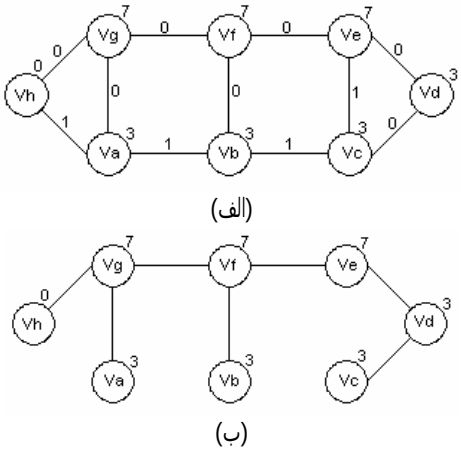
در اين الگوريتم منظور از عدم تغيير عملكرد يک مدار تركيبي سنكرون اين است كه اگر در مدار A تغيير ساختاري داده و به مدار B برسيم، هر دو مدار A و B در برابر ورودي يكسان بايد خروجي يكسان داشته باشند [۲, ۳, ۱۵].
در اين تعريف عملكرد مدار كه در تمامي مقالات از آن استفاده شده است، هيچ نامي از تعداد پالس ساعت سپري شده براي رسيدن به خروجي نهايي به ميان نيامده است. ولي در اكثر آنها به طور ضمني فرض شده است كه تعداد پالسهاي ساعت مورد نياز براي توليد خروجي در يک مدار تركيبي سنكرون تغيير نخواهد كرد. يعني زمان حاضر شدن خروجي پس از اعمال ورودي به مدار، در هر دو مدار A و B پس از گذشت تعداد يكساني پريود ساعت خواهد بود. با استفاده از دو قاعده ساده مي‌توان تغييراتي در مدار ايجاد نمود كه عملكرد مدار تغيير نكند.
شكل ۲ نحوه انتقال ثبات ها در مدار را نشان مي‌دهد. در اين شكل مستطيل ها نمايش‌دهنده فليپ فلاپ‌ها و دايره ها نشان‌دهنده مدارات تركيبي مي‌باشند.




شكل۲ - قوانين جابجايي ثبات ها در مدار

قانـون اول شكل ۲-(الف) به اين معني است كـه در عمليـات Join و يا در Gate هاي منطقي مي‌توان ثبات هاي موجود در تمامي ورودي ها را حذف كرد و به جاي آن در خروجي يک ثبات اضافه نمود و قانون دوم شكل ۲- (ب) در عمليات Fork استفاده مي‌شود كه با حذف يک ثبات در ورودي عمليات Fork بايد يک ثبات در هر يک از خروجي ها اضافه شود[۲].

براي فهم بهتر الگوريتم، آنرا بر روي مدار شكل۱- (الف) اجرا مي‌كنيم. فرض كنيد محدوده زماني مورد نظر ۱۳ واحد زماني باشد.

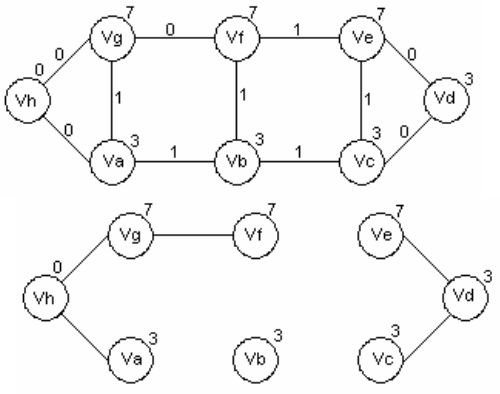



شكل۳ - (الف) گراف معادل مدار مسأله, (ب) گراف بعد از حذف ثبات ها

گراف شكل ۳- (الف) را كه تكرار شكل۱- (ب) است، در نظر بگيريد. همان طور كه گفته شد، حداقل تأخير اين مدار ۲۷ واحد زماني مي‌باشد, زيرا با حذف يالهاي داراي ثبات براي بررسي مسير هاي تركيبي به شكل ۳- (ب) مي‌رسيم كه در آن مسير بحراني مربوط به مسير Vh,Vg,Vf,Ve,Vd,Vc مي‌باشدكه تأخيري به اندازه مجموع تأخير گره ها برابر با ۲۷= ۳+۳+۷+۷+۷ واحد زماني دارا مي‌باشد.

حال براي اجراي الگوريتم اوليه زمانبندي مجدد و رسيدن به سرعت بالاتر يالهاي با وزن بزرگتر از صفر را حذف كرده و با توجه به مسير هاي تركيبي باقيمانده گره‌هاي خارج از محدوده زماني را علامتگذاري (r(i)=1) مي‌كنيم. در اين مثال گره‌هاي f، g و h در اين حالت قرار دارند و با استفاده از قانون $W'_{ij}= W_{ij}+r(j)-r(i)$ مقادير جديد اين يالها را محاسبه مي‌كنيم. معادلات يافتن مقادير جديد براي يالها در ادامه آمده است. همچنين گراف خروجي اين مرحله در شكل۴ نشان داده شده است.

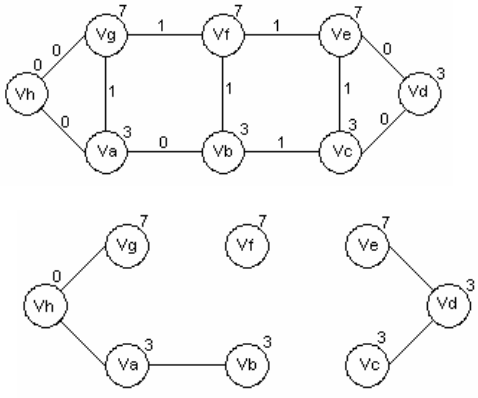
$W_{ce} = 1+0-0=1$ $W_{ha} = 1+0-1=0$
$W_{de} = 0+0-0=0$ $W_{ab} = 1+0-0=1$
$W_{ef} = 0+1-0=1$ $W_{ag} = 0+1-0=1$
$W_{fg} = 0+1-1=0$ $W_{bc} = 1+0-0=1$
$W_{gh} = 0+1-1=0$ $W_{bf} = 0+1-0=1$
$W_{cd} = 0+0-0=0$




شكل۴- نتيجه مرحله اول اجراي الگوريتم

گام دوم را مانند گام اول تكرار كرده و يالهاي بزرگتر از صفر را حذف مي‌كنيم. همان طور كه ديده مي‌شود، اين بار گره هاي g و h و a در خارج از محدوده زماني قرار دارند. معادلات يافتن مقادير جديد براي يالها در زير آمده است. همچنين گراف خروجي اين مرحله در شكل۵ نشان داده شده است.

$W_{ce} = 0+0-0=0$ $W_{ha} = 0+1-1=0$
$W_{de} = 0+0-0=0$ $W_{ab} = 1+0-1=0$
$W_{ef} = 1+0-0=1$ $W_{ag} = 1+1-1=1$
$W_{fg} = 0+1-0=1$ $W_{bc} = 1+0-0=1$
$W_{gh} = 0+1-1=0$ $W_{bf} = 1+0-0=1$
$W_{cd} = 1+0-0=1$




شكل۵- نتيجه مرحله دوم اجراي الگوريتم

همان طور كه در شكل۵ ديده مي‌شود، گام سوم در طولاني‌ترين مسير كه شامل g,h,a,b است۱۳ واحد زماني تأخير دارد كه برابر با محدوده زماني موردنظر ما است و به اين ترتيب الگوريتم به جواب رسيده است.

بررسي دقيق الگوريتم اوليه زمانبندي مجدد نشان مي‌دهد كه :

۱- در گراف ورودي الگوريتم، مدار تركيبي با تأخير بزرگتـر از محدوديت زماني موجود نبايد وجود داشته باشد.

۲- همچنين در گراف ورودي الگوريتم، مسير حلقوي بدون عنصر حافظه نبايد وجود داشته باشد.

۳- نكته بسيار مهم در تمامي حالات توليد شده توسط اين الگوريتم اين است كه تعداد پالس ساعت سپري شده براي توليد خروجي در همه آنها يكسان مي‌باشد.

۴- تعداد دفعات تكرار الگوريتم برابر با تعداد گره‌هاي مدار است. به عبارت ديگر مي‌توان ثابت كرد كه يک گراف با n گره توسط اين الگوريتم حداكثر به n فرم مختلف تبديل مي‌شود كه اين n حالت همه داراي عملكرد يكسان هستند ولي محل و تعداد عناصر حافظه آنها متفاوت است[ ۲]. در مثال ما گراف اوليه را حداكثر به ۸ فرم مختلف بدون تغيير عملكرد مدار مي‌توان تبديل كرد و بهترين آنها را به عنوان جواب الگوريتم در نظر گرفت.

۵- نقص الگوريتم اوليه زمانبندي مجدد محدود بودن فضاي پاسخ مسأله است. اين الگوريتم اگرچه حداكثر تلاش خود را براي يافتن پاسخ انجام مي‌دهد ولي يافتن پاسخ مدار را تضمين نمي‌كند. همين عدم تضمين يافتن پاسخ براي مسأله از نظر طراح يک نقطه ضعف الگوريتم به شمار مي‌رود.

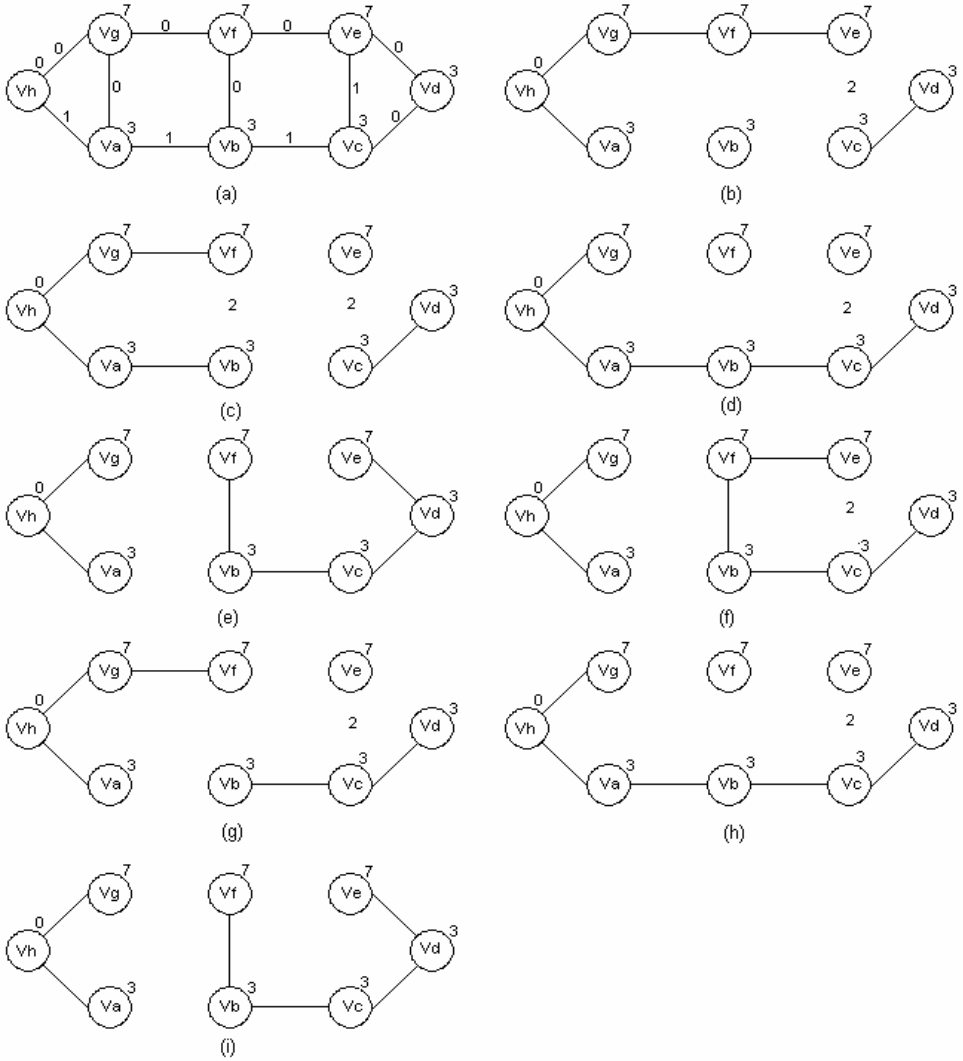
در مثال بررسي شده بعد از اجراي ۳ مرحله به جواب موردنظر رسيديم ولي اگر محدوده زماني مورد نظر ۱۲، يعني فقط ۱ واحد زماني كمتر از عدد در نظر گرفته شده براي مدار مي‌بود اين الگوريتم ديگر قادر به يافتن پاسخ براي مدار نبود. زيرا كه هيچ يک از ۸ حالت ممكن پاسخ مسأله تأخيري كمتر از ۱۳ واحد زماني ارائه نمي‌كنند. شكل۶ مراحل اجراي الگوريتم اوليه زمانبندي مجدد با محدوده زماني۱۲ را نشان مي‌دهد.

همانطور كه در بخشهاي بعدي نشان داده خواهد شد، الگوريتم بهبود يافته مي‌تواند با افزايش فقط ۲ مرحله اجراي بيشتر الگوريتم زمانبندي مجدد پاسخي براي مسأله با محدوده زماني ۷ پيدا كند.

## ۳- تعريف مورد نياز براي بهبود الگوريتم

در تعريف اوليه عدم تغيير عملكرد مدار با اينكه شرط يكسان بودن تعداد پالس ساعت در صورت تعريف به طور صريح ذكر نشده بود ولي اين امر همواره در تمام الگوريتم ها به طور ضمني در نظر گرفته مي‌شد(نكته شماره ۳ اشاره شده در بخش قبل). با توجه به اين نكته ظريف در تعريف، مي‌توان مسأله بهينه سازي سرعت مدار را تاحد زيادي بهبود بخشيد.

در تعريف جديد اگر تساوي تعداد پالس ساعت براي توليد خروجي را كنار بگذاريم به اين معني خواهد بود كه اگر يک ثبات در تمامي ورودي هاي اوليه مدار اضافه كنيم تاثيري در عملكرد مدار ندارد. زيرا به زمان توليد خروجي فقط يک پالس ساعت اضافه شده است و با تعريف جديد مشكلي ندارد. تعريف جديد عدم تغيير عملكرد مدار در صفحه بعد آمده است:




شكل ۶ - مثالي كه الگوريتم اوليه قادر به يافتن پاسخ نمي‌باشد

**منظور از عدم تغيير عملكرد مدار در الگوريتم بهبود يافته اين است كه اگر در مدار A تغيير ساختاري داده و به مدار B برسيم هر دو مدار A و B در برابر ورودي يكسان بايد - بدون در نظر گرفتن تعداد پالس سپري شده براي توليد خروجي- خروجي يكسان داشته باشند.**

تعريف جديد ارائه شده در قسمت بالا در واقع همان تعريف قديمي است كه عدم وابستگي به تعداد پالس در آن به وضوح ديده مي‌شود. با اين كاهش محدوديت مي‌توان فضاي پاسخ مسأله را افزايش داد. افزايش فضاي پاسخ مسأله مي‌تواند منجر به يافتن پاسخ بهتري براي مسأله شود. الگوريتم بهبود يافته‌اي كه بتواند از اين فضاي پاسخ به نحو مناسب استفاده كند و همچنين يافتن پاسخ را تضمين كند در قسمت بعد ارائه مي‌شود.

## ۴- بهبود الگوريتم اوليه زمان بندي مجدد

در بهبود الگوريتم، ابتدا الگوريتم اوليه زمان بندي مجدد را براي مسأله استفاده مي‌كنيم و در صورت عدم توانايي براي يافتن پاسخ مناسب، يک ثبات به ابتداي مدار اضافه مي‌كنيم. حال دوباره الگوريتم اوليه را اجرا مي‌كنيم و با اجراي الگوريتم اوليه به طور مجدد سعي در جايابي مناسب براي ثبات ها به منظور يافتن جواب خواهيم داشت و اين كار را تا زمان يافتن جواب ادامه مي‌دهيم و **تضمين مي‌كنيم** كه جواب مسأله را با محدوديت زماني داده شده خواهيم يافت. يک نگاه ساده به الگوريتم بهبود يافته به اين صورت خواهد بود كه ثبات اضافه شده مسير بحراني را به ۲ قسمت تقسيم مي‌كند و احتمال يافتن پاسخ بيشتر مي‌شود.

از نگاه ديگر افزودن ثبات به ابتداي مدار در يک مدار با n گره در حقيقت n حالت جديد به فضاي پاسخ مسأله مي‌افزايد. اين افزايش فضاي پاسخ تا يافتن پاسخ ادامه خواهد يافت، به شرطي كه محدوده زماني از بزرگترين تأخير عناصر تركيبي موجود در مدار كمتر نباشد (نكته شماره ۱ اشاره شده در بخش قبل). پس مي‌توان نتيجه گرفت كه مناسب بودن ورودي از جهت كوچكي عناصر تركيبي و ادغام ننمودن آنها در گراف ورودي مسأله در يافتن پاسخ به الگوريتم كمک خواهد نمود.

همانطور كه در بخش ۲ ذكرشد الگوريتم اوليه زمانبندي مجدد پيچيدگي زماني خطي متناسب با n - تعداد گره‌ها- دارد. الگوريتم بهبود يافته نيز به دليل تكرار الگوريتم اوليه، پيچيدگي زماني خطي متناسب با n دارد. همچنين اگرL طول بلندترين مسير از ورودي تا خروجي مدار، d محدوده زماني مورد نظر و s تعداد عناصر تأخير زماني در بلندترين مسير از ورودي تا خروجي باشد، تعداد تكرار الگوريتم اوليه زمانبندي مجدد با L رابطه مستقيم داشته و با افزايش d تعداد تكرار الگوريتم اوليه كاهش مي‌يابد. افزايش s نيز باعث كاهش تكرار خواهد شد. شبه برنامه الگوريتم بهبود يافته زمانبندي مجدد در الگوريتم ۲ آمده است. راه افزودن ثبات به ابتداي مدار درگراف مسأله، قراردادن ثبات بين گره ورودي - خروجي و تمام گره هايي است كه از اين گره يالي دريافت مي‌كنند.

در مثال بررسي شده براي رسيدن به اين منظور بايد به $W_{ha}$ يک واحد اضافه كنيم. در اجراي مجدد الگوريتم زمان بندي مجدد، اين ثبات (ها) نقش خود را در كاهش تعداد گره هاي داراي مشكل محدوديت زماني نشان مي‌دهند. شكل ۷ مراحل مختلف حل مسأله با اين الگوريتم مي‌باشد كه محدوده زماني در آن ۷ در نظر گرفته شده است.

همچنين قابليت مهم اين الگوريتم بهبود يافته اين است كه, اگر يک مدار سنكرون بدون مشكل محدوديت زماني به عنوان ورودی به الگوريتم داده شود, اين الگوريتم مي‌تواند تعداد سطوح ثبات هاي بين ورودي تا خروجي و يا به عبارت ديگر تعداد پالس مورد نياز براي توليد خروجي را با توجه به محدوديت زماني موجود براي مسأله بهينه نمايد. در صورت امكان الگوريتم بهبود يافته اين تعداد را كاهش مي‌دهد. اين كاهش مي‌تواند در كاهش توان مصرفي و مساحت نقش مهمي ايفا كند.

**Algorithm Sam-1 :**
// Improvement of Leiserson and Saxe retiming algorithm:

```
Use the standard retiming algorithm for the problem
If ( solution was not found ) then
    while (solution is not found )
        add one register level to the input edge of the
            graph
        use the standard retiming algorithm for the
            new
        graph
    end while
else
    while  ( it's possible )
        delete one register level
        use retiming algorithm for the new graph
    end while
    add one register level to the input edge of the
        graph
    use the standard algorithm for the new graph
end if
```

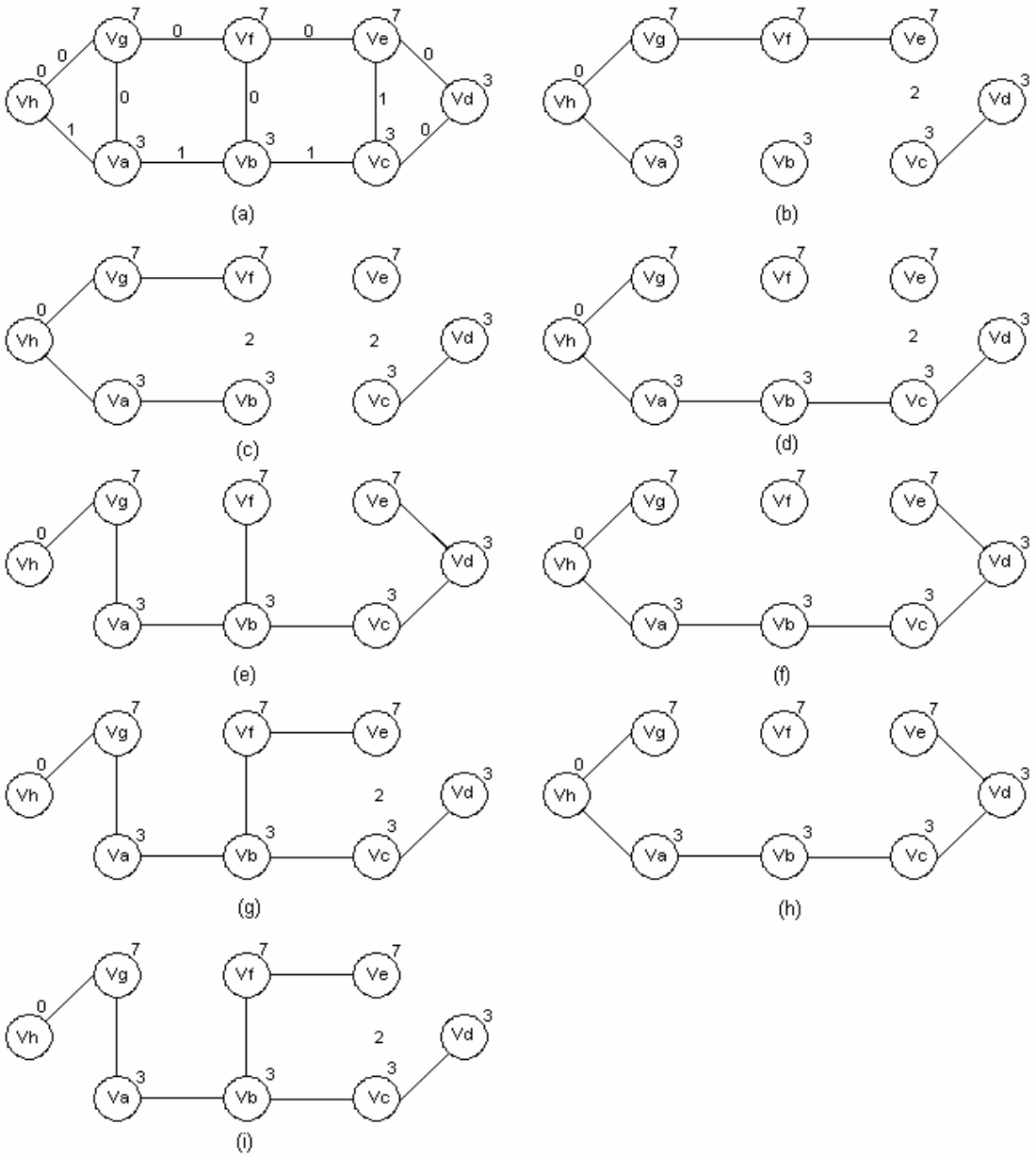
الگوريتم ۲ - الگوريتم بهبود يافته زمانبندي مجدد

مسأله بهينه سازي تعداد پالس ساعت مدار با اجراي قسمت else الگوريتم بهبود يافته بدست مي‌آيد. اين قسمت يک واحد از تعداد پالسهاي ساعت لازم براي توليد خروجي مدار را كاهش مي‌دهد و سعي در اجراي مجدد الگوريتم مي‌كند، نتيجه اجراي اين قسمت از الگوريتم، يافتن تعداد پالس ساعت بهينه براي توليد خروجي با توجه به محدوديت زماني داده شده در گراف ورودي است و بدين صورت كار مي‌كند كه ابتدا يک واحد از تعداد پالسهاي ساعت براي توليد خروجي ها مي‌كاهد و الگوريتم را اجرا مي‌كند. اين عمل را تا زماني كه ديگر قادر به حل مسأله نباشد تكرار خواهد نمود. در نهايت آخرين واحد حذف شده را اضافه كرده و جواب بهينه را به دست مي‌آورد.

اگر به خاطر داشته باشيد در ابتداي مقاله گفته شد كه الگوريتم براي حل مسأله، بعد از دريافت مدار از ورودي براي تبديل آن به گراف يک گره با تأخير صفر افزوده و آن را به تمام گره هاي ورودي وصل كرده وتمام گره هاي خروجي را به آن وصل مي‌كند كه در مثال Vh اين نقش را بر عهده دارد. براي كاستن يک واحد از پالسهاي ساعت، الگوريتم بايد گره ورودي- خروجي اضافه شده به گراف، Vh، را حذف كرده و دو گره Vn و Vn+1 به آن اضافه كند. سپس از آنجاييكه مي‌دانيم مدار داراي گره ديگري با محدوديت زماني نمي‌باشد، فقط گره Vn+1 را به طور مصنوعي در محدوديت زماني قرار مي‌دهيم و نتيجه اجراي الگوريتم اوليه براي اين گراف قراردادن يک ثبات در يال بين Vn و Vn+1 مي‌باشد كه اين ثبات قابل حذف مي‌باشد. سپس Vh را با Vn و Vn+1 جايگزين كرده و به اين ترتيب يک پالس ساعت از مدار حذف مي‌شود. اين موضوع در شكل ۸ نشان داده شده است.

نكته اي كه در هنگام كاهش ثبات‌ها بايد در نظر گرفته شود اين است كه در زمان حذف ثبات، مسيرحلقوي تركيبي بدون عنصر حافظه ايجاد نشود. به عبارت ديگر حداكثر تعداد كاهش سطوح ثبات ها برابر با تعداد ثبات‌ها در مسيري است كه كمترين تعداد ثبات از ورودي هاي اوليه تا خروجي نهايي مدار را دارا مي‌باشد.

براي مثال اگر محدوديت زماني در مدار شكل ۷- ( الف) عدد ۱۵ باشد ، حل مسأله به صورت شكل ۹ خواهد بود.




شكل ٧- (الف) مرحله اول اجراي الگوريتم زمانبندي مجدد بهبود يافته (مسأله اوليه)

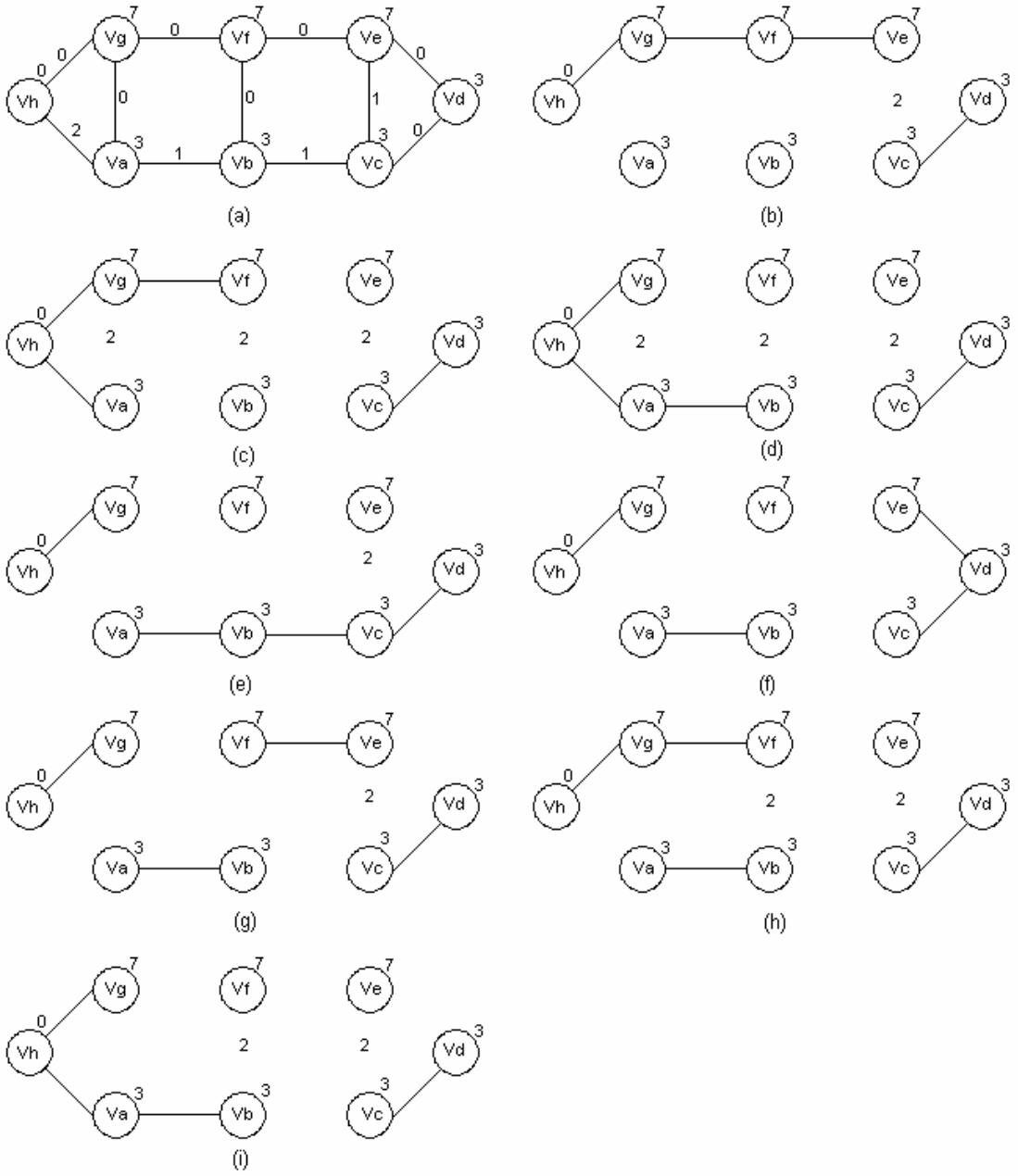
همانطور كه در ابتداي اين بخش گفته شد، حد بالاي افزايش سرعت مدار پس از اجراي الگوريتم بهبود يافته زمانبندي مجدد بيشترين تأخير ما بين اجزاي تركيبي مدار مي‌باشد. حال اگر بتوان بزرگترين عنصر تركيبي را به دو يا چند قسمت با تأخير زماني كمتر تقسيم نمود، الگوريتم بهبود يافته مي‌تواند عدد بالاتري براي فركانس كاري مدار ارائه كند. بطور كلي الگوريتمي وجود دارد كه با استفاده از آن مي‌توان يک مدار تركيبي با تأخير n را به k جزء با تأخيرهاي $m_1, m_2, ..., m_k$ تجزيه نمود، بطوريكه $\sum_{i=1}^{k} m_i = n$ كه تأخير هر يک از اجزاء از n كوچكتر خواهد بود[١٦] و داريم : $\forall 1 \le i \le k : m_i \le n$

به عنوان مثال اگر در مدار گرهي با تأخير ٢۴ وجود داشته باشد و بتوان آن را به دو قسمت با تأخير ١٢ تقسيم نمود، مي‌توان به جاي گره با تأخير ٢۴، دو گره متوالي با تأخير ١٢ قرار دارد. شكل١٠ نحوه اين جايگزيني را نشـــان مي‌دهد.

با استفاده از الگوريتم بهبود يافته‌اي كه قادر به شكستن گره‌هـــاي تركيبي مـــدار مي‌باشد، حد بالاي فركانس كاري مدار تا حد زيادي توسط طراح مشخص مي‌شود نه ساختار مدار. اين نكته كه طراح در انتخاب فركانس كاري مدار بدون توجه به ساختار داخلي و با توجه به كاربرد مدار، آزادي كامل داشته باشد يكي از آرزوهاي طراحان مدار است و ما در اين الگوريتم تا حد زيادي به اين آرزو نزديک شده‌ايم.

با توجه به نكات بالا مزيت مهم ديگر الگوريتم بهبود يافته ارائه شده در اين مقاله اين است كه در صورت توانايي شكستن گره‌ها تا حد موردنياز، الگوريتم بهبود يافته يافتن پاسخ در محدوده زماني مورد نظر طراح را تضمين مي كند. در مثال شكل١١ مدار ورودي داراي مسير بحراني با طول ۴٢ واحد زماني مي باشد. تأخير بزرگترين گره مدار ١۴ است. الگوريتم زمانبندي مجدد اوليه طول مسير بحراني را تا ٢۵ واحد زماني كاهش مي دهد كه اين موضوع در شكل ١٢ آمده است.

الگوريتم بهبود يافته مي تواند با افزايش ٢ سطح ثبات طول مسير بحراني را تا ١۴ واحد زماني كاهش دهد(شكل١٣). البته شايان ذكر است كه الگوريتم زمانبندي مجدد اوليه حتي قادر به يافتن پاسخ براي محدوده زماني ٢۴ نيز نمي باشد.




شكل ۷- (ب) مرحله دوم اجراي الگوريتم زمانبندي مجدد بهبود يافته (يک ثبات به ابتداي مدار افزوده شده است.)

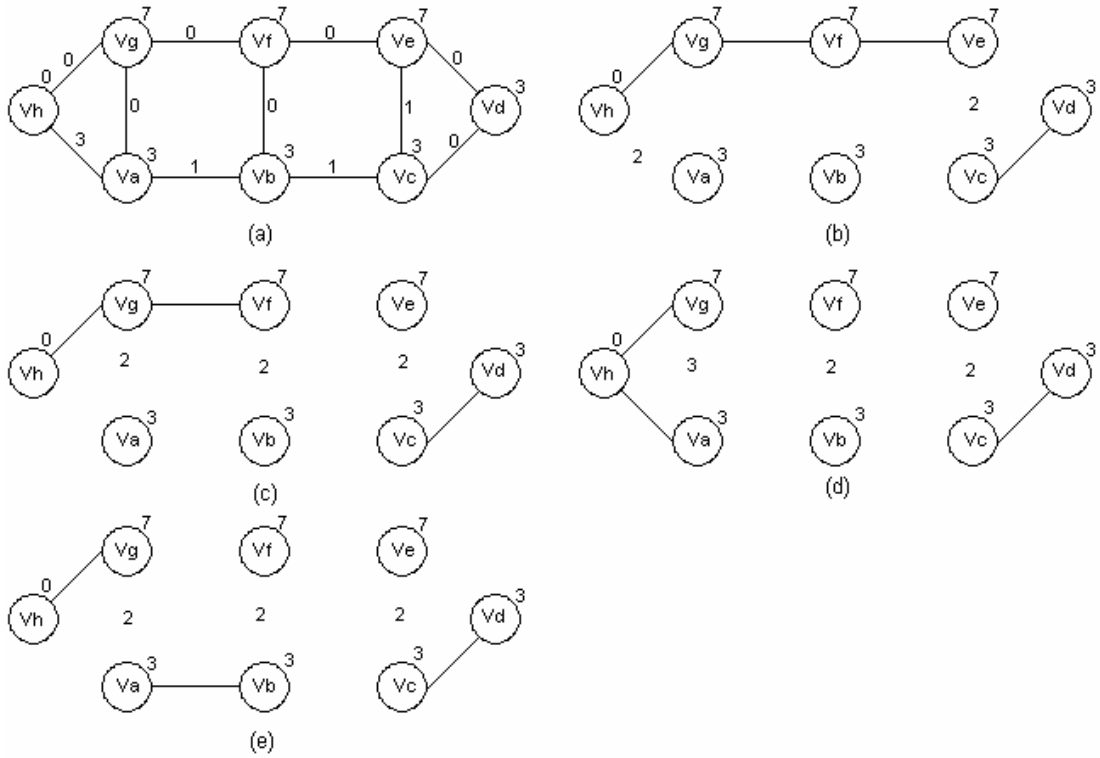
حال اگر از الگوريتم زمانبندي مجدد بهبود يافته با قابليت شكستن گره‌هاي تركيبي استفاده كرده و بتوانيم عنصر تركيبي با تأخير ۱۴ را به دو عنصر تركيبي با تأخير ۷ واحد زماني تقسيم كنيم (شكل۱۴) الگوريتم بهبود يافته با افزودن ۳ سطح ثبات ديگر طول مسير بحراني را تا ۷ واحد كاهش مي دهد(شكل۱۵). در اين مثال فركانس كاري مدار توليد خروجي الگوريتم زمانبندي مجدد بهبود يافته با قابليت شكستن گره‌هاي تركيبي ۳/۵ برابر فركانس كاري مدار توليد شده توسط خروجي الگوريتم اوليه است.

## ۵- نتيجه گيري

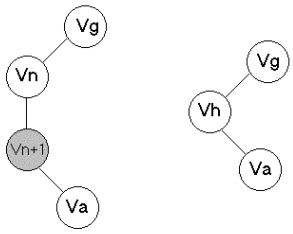
الگوريتم اوليه زمان بندي مجدد طول مسير بحراني مسأله ورودي مثال اول را از ۲۷ به ۱۳ واحد زماني كاهش داد. ولي همان طور كه در بالا گفته شد, اگر حتي فقط ۱ واحد زماني محدوده زماني را كوچكتر كنيم, ديگر الگوريتم اوليه قادر به يافتن پاسخ نمي‌باشد. در مقابل الگوريتم بهبود يافته تأخير ۲۷ واحد زماني را تا ۷ واحد زماني كاهش مي‌دهد و حد بالا براى اين الگوريتم تأخير بزرگترين گره مدار مي‌باشد. علاوه بر اين اگر مدار به صورت مناسب به الگوريتم داده شود (يعني تا حد ممكن گره ها كوچک بوده و از تركيب آنها خودداري كنيم) الگوريتم بهبود يافته جواب بهتري براي ما ارائه مي‌كند.

در مثال دوم طول مسير بحراني در مسأله ورودي ۴۲ واحد بود. با استفاده از الگوريتم زمانبندي مجدد اوليه در بهترين حالت اين زمان تا ۲۵ واحد كاهش مي يابد. الگوريتم بهبود يافته به طور عادي عدد ۱۴ را براي اين مدار به دست مي آورد كه اين عدد تأخير بزرگترين گره ورودي مدار مي باشد. اگر از الگوريتم زمانبندي مجدد بهبود يافته با قابليت شكستن گره‌هاي تركيبي استفاده كرده و تأخير بزرگترين گره مدار را كاهش دهيم الگوريتم نيز پاسخ بهتري خواهد يافت و به عدد ۷ مي رسيم.

در اين مقاله از الگوريتم زمانبندي مجدد براي هدف كاهش طول مسير بحراني و




شکل ۷- (ج) مرحله سوم اجراي الگوريتم زمانبندي مجدد بهبود يافته (دو ثبات به ابتداي مدار افزوده شده است.)




شکل ۸ - نحوه کاستن یک پالس ساعت براي توليد خروجي ازمدار ترکيبي سنکرون

افزايش فرکانس کاري مدار استفاده شد. همانطور که در بخش قبل اشاره شد، اگر محدوده زماني از تأخير بزرگترين گره مدار بيشتر نباشد، الگوريتم بهبود يافته ارائه شده يافتن جواب براي مدار با فرکانس کاري بالاتر را تضمين مي‌کند. البته در انتهاي بخش قبل اشاره شد که مي‌توان ميزان تأخير بزرگترين گره مدار را کاهش داد و به جوابهاي بهتري رسيد.

در زير مقايسه اي از نظر طول مسير بحراني و فرکانس کاري مدار بين اين الگوريتمها انجام شده است.

در مثال اول ابتدا مقدار سرعت ساعت، ۲۷ واحد زماني بود که با استفاده از الگوريتم اوليه زمانبندي مجدد مقدار طول پالس ساعت به ۱۳ واحد زماني کاهش يافت که ۱۰۷% افزايش سرعت را نشان مي‌دهد.

با استفاده از الگوريتم بهبود يافته، مقدار طول پالس ساعت به ۷ واحد زماني کاهش خواهد يافت که نسبت به حالت اوليه مدار ۲۸۶% و نسبت به پاسخ الگوريتم اوليه زمانبندي مجدد، ۸۶% افزايش سرعت خواهيم داشت. اين نتايج در جدول ۱ آمده است.

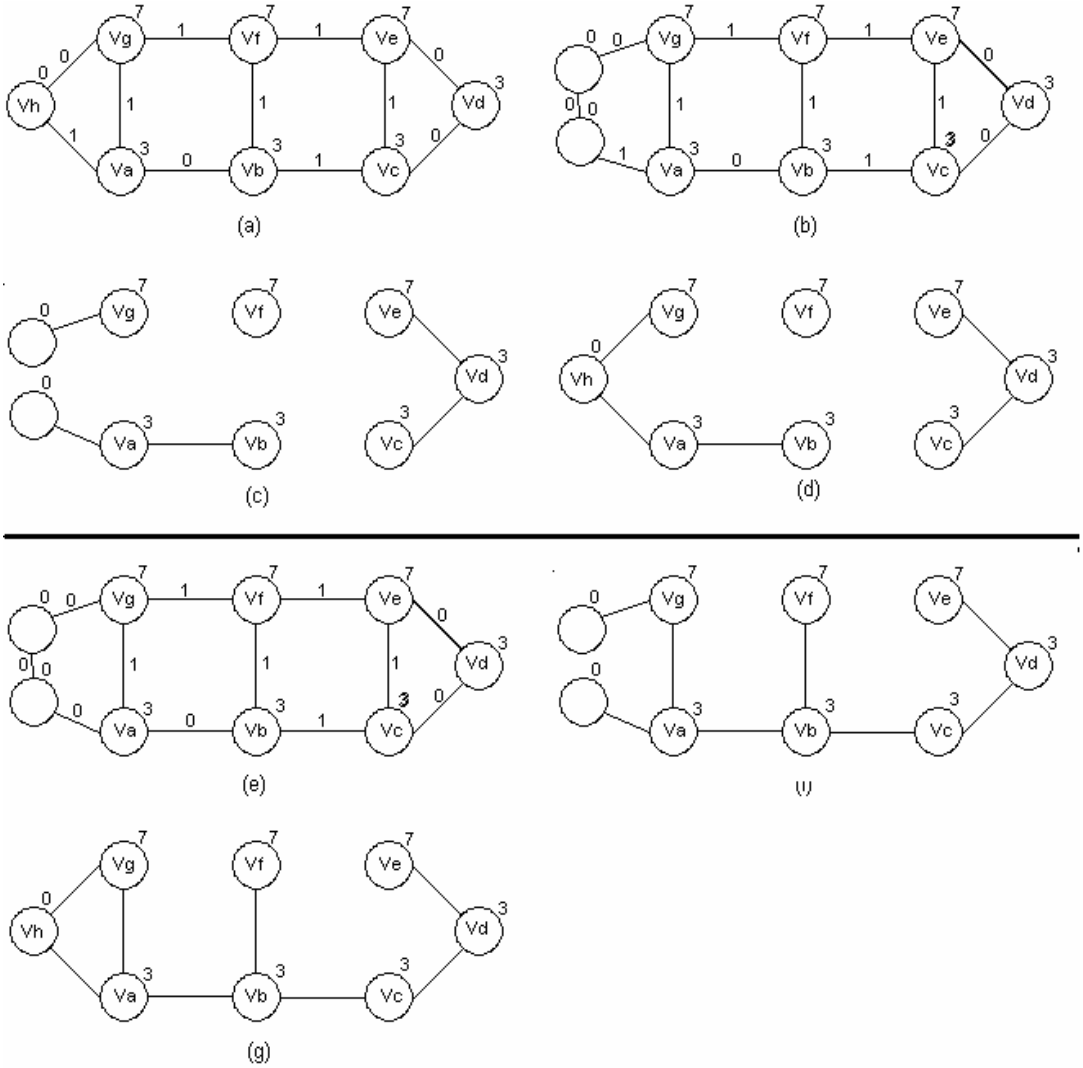
در جدول۲ نيز اين مقايسه براي مثال دوم آورده شده است. نتيجه اجراي الگوريتمهاي فوق بر روي اين مثال در سرعتهاي مدارات خروجي نسبت به سرعت مدار ورودی مسأله بهبود ۶۸% برای الگوريتم اوليه زمانبندی مجـدد و ۲۰۰% بـرای الگوريتم بهبود يافته و ۵۰۰% براي الگوريتم بهبود يافته با قابليت شکستن گره‌هاي ترکيبي را نشان مي دهد. همچنين در جدول۲ الگوريتم بهبوديافته در مقايسه با الگوريتم اوليه ۷۸/۶% بهبود سرعت مدار را به دست مي‌آورد. الگوريتم بهبود يافته با قابليت شکستن گره‌هاي ترکيبي نيز ۲۵۷% نسبت به الگوريتم اوليه افزايش سرعت داشته است.

با توجه به اينکه هدف اصلي الگوريتم زمانبندي مجدد کاهش تأخير مسير بحراني است، نتايج جداول ۱و۲ نشان مي‌دهد که الگوريتم بهبود يافته ارائه شده در اين مقاله قطعاً اين هدف را برآورده مي‌کند.

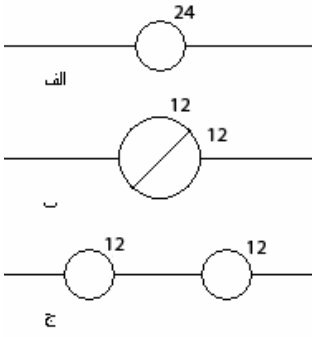
## ۶- کارهاي آينده

بطور سنتي الگوريتم زمانبندي مجدد هيچگاه از ديد زمان کل اجراي الگوريتم مورد بررسي قرار نگرفته است. پيشنهاد نگارندگان اين است که اين رويکرد نيز بايد مورد تحليل و بررسي قرار گيرد. به عنوان مثال، چنانچه در جدول۳ مشاهده مي‌شود اين الگوريتم علاوه بر امکان افزايش سرعت ساعت متصل به مدار، اين امکان را نيز فراهم مي‌آورد که طول زمان تأخير از ورودي اوليه تا خروجي نهايي مدار کاهش يابد که آن را زمان کل مي‌ناميم. در مثال اوليه زمان آماده شدن خروجي ۴ پالس ساعت بعد از دريافت ورودي است. به اين ترتيب زمان کل برابر با ۲۷x۴ يعني ۱۰۸ واحد زماني مي‌باشد. با اجراي الگوريتم اوليه زمان بندي مجدد طول مسير بحراني به ۱۳ واحد زماني کاهش مي‌يابد که در نتيجه زمان کل به ۱۳x۴ يعني ۵۲ واحد زماني کاهش خواهد يافت.

اگرچه الگوريتم بهبود يافته در مثال اول تعداد پالس ساعت را به ۶ پالس افزايش مي‌دهد ولي زمان کل را به ۷x۶ يعني ۴۲ واحد زماني مي‌رساند. در حقيقت نسبت زمان کل مدار اوليه به زمان کل مدار خروجي الگوريتم اوليه و الگوريتم بهبود يافته زمانبندي مجدد به ترتيب ۲/۰۸ و ۲/۵۷ مي باشد (جدول۳). علاوه بر اين در جدول۳ مشاهده مي‌شود که زمان کل در الگوريتم بهبود يافته ۱/۲۴ نسبت به الگوريتم اوليه زمانبندي مجدد بهتر است.




شكل ۹- نمونه بهينه سازي تعداد پالس هاي ساعت يک مدار با محدوديت زماني ۱۵
در حالت (g) يک مسير حلقوي تركيبي ايجاد شده است.




شكل۱۰ - (الف) گره با تأخير زماني۲۴, (ب) تقسيم گره به ۲ گره با تأخير ۱۲,
(ج) جايگزيني گره هاي مجزاي توليد شده

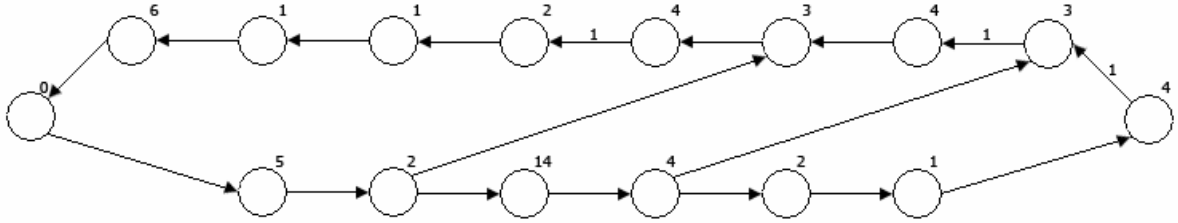
در مثال دوم در مدار ورودي زمان كل برابر با ۳x۴۲ يعني ۱۲۶ واحد زماني بود كه الگوريتم اوليه آن را به ۳x۲۵ يعني ۷۵ واحد كاهش داد. الگوريتم بهبود يافته نيز اين زمان را تا ۵x۱۴ برابر با ۷۰ واحد كاهش مي دهد. الگوريتم بهبود يافته با قابليت شكستن گره‌هاي تركيبي با اين كه تعداد پالس ساعت توليد خروجي را ۴ واحد افزايش مي دهد زمان كل ۸x۷ يعني ۵۶ واحد زماني خواهد بود. جدول ۴ اين مقايسه را نشان مي دهد.

اين نتيجه اجراي الگوريتم زمان بندي مجدد تا به حال مورد توجه نبوده است و خود مي‌تواند هدف جديدي در اجراي اين الگوريتم باشد كه زمينه تحقيقاتي جديدي را در مقابل محققان قرار مي‌دهد.

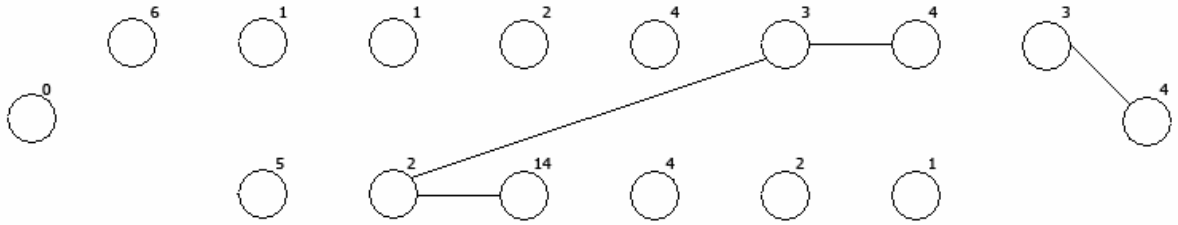
اگر از ديدگاه كاهش زمان كل به الگوريتم نگاه كنيم، مسأله جنبه ديگري نيز به خود مي‌گيرد. با هدف افزايش سرعت ساعت سيستم، الگوريتم بهبود يافته همواره يافتن پاسخ را تضمين مي‌كند ولي در كاهش زمان كل، پارامترهاي ديگري را نيز بايد در نظر بگيريم. فرض كنيم مسأله در ابتدا شامل حداكثر n واحد ثبات در طولاني ترين مسير از ورودي تا خروجي باشد و تأخير مسير بحراني m واحد زماني باشد. در اين صورت زمان كل برابر با $m_xn$ واحد زماني خواهد بود. حال اگر الگوريتم بهبود يافته در ازاي كاهش a واحد از طول مسير بحراني ۱ واحد به تعداد ثبات‌ها در طولاني‌ترين مسير از ورودي تا خروجي اضافه كند، زمان كل پاسخ $(n+1)(m-a)$ خواهد بود كه با هدف جديد بايد رابطه $mn>(n+1)(m-a)$ برقرار باشد. با ساده سازي اين عبارت به $m-na-a<0$ و در نهايت به $m<(n+1)a$ مي‌رسيم. به عبارت ديگر با توجه به شرط $\frac{m}{(n+1)}<a$ به اين نتيجه مي‌رسيم كه چنانچه الگوريتم بهبود يافته به دنبال كاهش زمان كل نيز باشد، بايد علاوه بر

پارامتر هاي قبلي اين نكته را نيز در نظر بگيرد كه ميزان كاهش طول مسير بحراني از $\frac{m}{(n+1)}$ بيشتر باشد. اگرچه به نظر نمي‌آيد كه ارضاي اين شرط كار مشكلي باشد. زيرا كه با هر دور اجراي الگوريتم كه يک ثبات به مدار اضافه مي‌شود در واقع از m كاسته و به n مي‌افزاييم كه موجب كاهش $\frac{m}{(n+1)}$ خواهد شد.

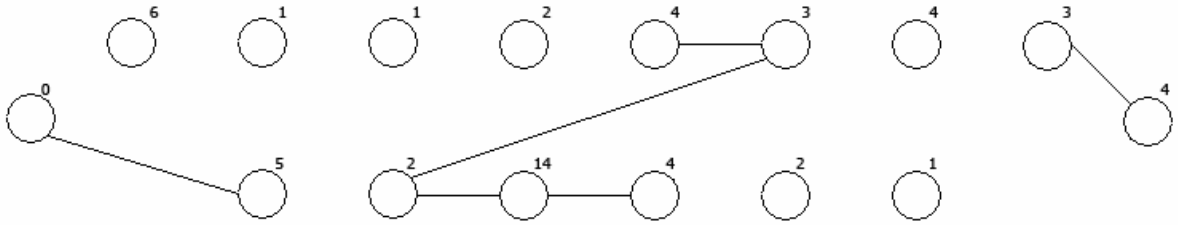
اين موضوع هم اكنون توسط نگارندگان مورد بررسي مي‌باشد و تحليل دقيق و رياضي آن در حال تكميل است.



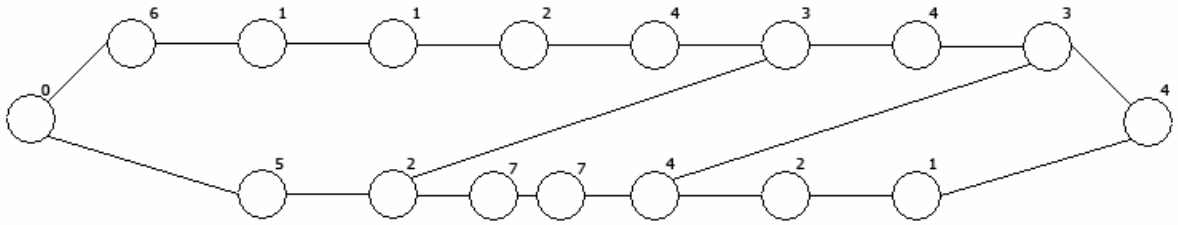

شكل ۱۱- مدار ورودي مثال دوم با مسير بحراني ۴۲ واحد زماني



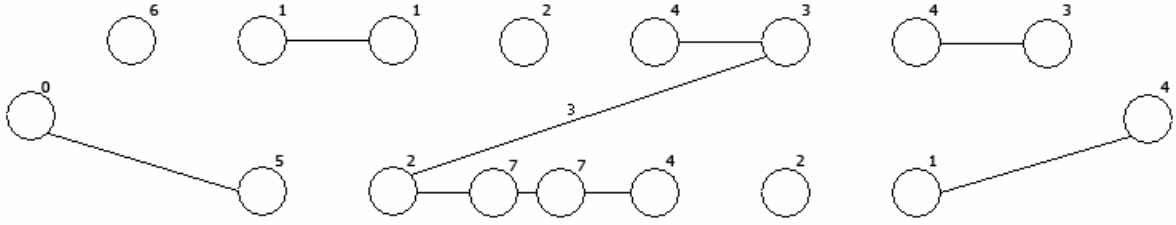

شكل ۱۲- خروجي الگوريتم اوليه زمانبندي مجدد با مسير بحراني ۲۵ واحد زماني




شكل ۱۳- خروجي الگوريتم زمانبندي مجدد بهبود يافته با مسير بحراني ۱۴ واحد زماني كه بزرگترين تأخيرگره مدارات مي‌باشد




شكل ۱۴- تبديل گره با بزرگترين تأخير به گره هاي كوچكتر در مدار




شكل ۱۵- خروجي الگوريتم زمانبندي مجدد بهبود يافته براي مدار جديد با مسير بحراني ۷ واحد زماني

جدول ۱- مقايسه فركانس كاري الگوريتمهاي بررسي شده بر روي مثال اول

| درصد بهبود فركانس نسبت به الگوريتم اوليه زمانبندي مجدد | درصد بهبود فركانس نسبت به مسأله ورودي | فركانس كاري[۴] (مگاهرتز) | طول مسير بحراني | |
|---|---|---|---|---|
| ----- | ----- | ۳۷ | ۲۷ | مسأله بدون زمان بندي مجدد |
| ----- | %۱۰۷ | ۷۶/۹ | ۱۳ | مسأله با استفاده از الگوريتم اوليه زمان بندي مجدد |
| %۸۶ | %۲۸۶ | ۱۴۲/۹ | ۷ | مسأله با استفاده از الگوريتم بهبود يافته زمان بندي مجدد |

جدول ۲- مقايسه فركانس كاري الگوريتمهاي بررسي شده بر روي مثال دوم

| درصد بهبود فركانس نسبت به الگوريتم اوليه زمانبندي مجدد | درصد بهبود فركانس نسبت به مسأله ورودي | فركانس كاري (مگاهرتز) | طول مسير بحراني | |
|---|---|---|---|---|
| ----- | ----- | ۲۳/۸ | ۴۲ | مسأله بدون زمان بندي مجدد |
| ----- | %۶۸ | ۴۰ | ۲۵ | مسأله با استفاده از الگوريتم اوليه زمان بندي مجدد |
| %۷۸/۶ | %۲۰۰ | ۷۱/۴ | ۱۴ | مسأله با استفاده از الگوريتم بهبود يافته زمان بندي مجدد(قبل از شكستن گره با بزرگترين تأخير) |
| %۲۵۷ | %۵۰۰ | ۱۴۲/۹ | ۷ | مسأله با استفاده از الگوريتم بهبود يافته زمان بندي مجدد(بعد از شكستن گره با بزرگترين تأخير) |

جدول ۳- مقايسه زمان كل الگوريتمهاي بررسي شده بر روي مثال اول

| نسبت زمان كل خروجي الگوريتم اوليه زمانبندي مجدد به اين مدار | نسبت زمان كل مدار اوليه به اين مدار | زمان تأخير كل مدار | طول مسير بحراني | تعداد كلاک | |
|---|---|---|---|---|---|
| ۰/۴۸ | ۱ | ۱۰۸ | ۲۷ | ۴ | مسأله بدون زمان بندي مجدد |
| ۱ | ۲/۰۸ | ۵۲ | ۱۳ | ۴ | مسأله با استفاده از الگوريتم اوليه زمان بندي مجدد |
| ۱/۲۴ | ۲/۵۷ | ۴۲ | ۷ | ۶ | مسأله با استفاده از الگوريتم بهبود يافته زمان بندي مجدد |

جدول ۴- مقايسه زمان كل الگوريتمهاي بررسي شده بر روي مثال دوم

| نسبت زمان كل خروجي الگوريتم اوليه زمانبندي مجدد به اين مدار | نسبت زمان كل مدار اوليه به اين مدار | زمان تأخير كل مدار | طول مسير بحراني | تعداد كلاک | |
|---|---|---|---|---|---|
| ۰/۶۰ | ۱ | ۱۲۶ | ۴۲ | ۳ | مسأله بدون زمان بندي مجدد |
| ۱ | ۱/۶۸ | ۷۵ | ۲۵ | ۳ | مسأله با استفاده از الگوريتم اوليه زمان بندي مجدد |
| ۱/۰۷ | ۱/۸۰ | ۷۰ | ۱۴ | ۵ | مسأله با استفاده از الگوريتم بهبود يافته زمان بندي مجدد(قبل از شكستن گره با بزرگترين تأخير) |
| ۱/۳۳ | ۲/۲۵ | ۵۶ | ۷ | ۸ | مسأله با استفاده از الگوريتم بهبود يافته زمان بندي مجدد(بعد از شكستن گره با بزرگترين تأخير) |

## ۷- تشكر و قدرداني

در پايان نهايت تشكر خود را از آقاي دكتر اكبري رياست محترم دانشكده كامپيوتر و فن‌آوري اطلاعات دانشگاه صنعتي اميركبير كه با راهنماييهاي خود و فراهم آوردن امكانات ما را در تهيه اين مقاله ياري فرموده‌اند، اعلام مي‌داريم.

## مراجع

[1] C. Leiserson and J. Saxe," Retiming Synchronous Circuitry," *Algorithmica*, vol. 6, pp. 5-35, 1991.

[2] G. De Micheli, *Synthesis and Optimization of Digital Circuits:* McGraw-Hill,1997.

[3] G. Mwakipesile, "Postgraduate Course on Signal Processing in Communications," FALL–99, Helsinki University of Technology.

[4] S. Kim, Peter and A. Beerel, " Pipline Optimization for Asynchronous Circuits: Complexity Analysis and an Efficient Optimal Algorithm," *Proc. Of IEEE Intl. Conf. ICCAD*, pp. 296-302, 2000.

[5] L–F. Chao, "Rotation Scheduling: A Loop Pipelining Algorithm," *IEEE Trans. CAD/ICAS*, vol. 16 , no. 3, pp. 229-239, 1997.

[6] S. Malik, E. Sentovich, R. Brayton and A. Sangiovanni-vincentelli, "Retiming and Resynthesis: Optimizing Sequential Networks with Combinational Techniques," *IEEE Trans. CAD/ICAS*, vol. 10, no. 1, pp. 74-84, 1991.

[7] T. C. Denk, and K. K. Parhi, "Two-dimentional Retiming," *IEEE Trans. On VLSI Systems*, vol. 7, no. 2, pp. 198-211, 1999.

[8] N. Maheshwari and S. S. Sapatnekar, "A Practical Algorithm for Retiming Level-Clocked Circuits," *Proc. Of IEEE Intl. Conf. ICCD*, pp. 440-445, 1996.

[9] S. Dey, M. Potkonjak, and S. G. Rothweiler, " Performance Optimization of Sequential Circuits by Eliminating Retiming Bottlenecks," *Proc. of IEEE Intl. Conf. ICCAD*, pp. 504-509, 1992.

[10] J. Baumgartner, "Min-Area Retiming on Flexible Circuit Structures," *Proc. Of IEEE Intl Conf. ICCAD*, pp. 176-182, 2001.

[11] F. Sheikh, A. Kuehlmann and K. Keutzer, "Minimum-Power Retiming for Dual-Supply CMOS Circuits," http://www.eecs.berkeley.edu/~farhana/p27-sheikh.pdf, August, 2003.

[12] J. Cong, " FPGA Synthesis and Reconfigurable Computing, " http://www.ucop.edu/research/micro/96_97/96_176.pdf , August, 2003.

[13] J. Cong, "FPGA Synthesis with Retiming and Pipelining for Clock Period Minimization of Sequential Circuits," *Proc. Of IEEE Intl. Conf. DAC*, pp. 644- 649, 1997.

[14] Symplicity, Inc. Application Note, "Using Retiming," 2002.

[15] D. Maurizio. *Synthesis and Optimization of Synchronous Logic Circuits*, Ph.D. Dissertation, Stanford, 1994.

[16] T. O'Neil, and E. H. M. Sha, "Optimal Graph Transformation Using Extended Retiming with Minimal Unfolding," *Proc. of the IASTED 12th Intl Conf. on Parallel and Distributed Computing Systems*, vol. 1, pp. 128–133, 2000.

[1] Retiming
[2] Trade off
[3] Critical path
[4] اين فركانس با فرض واحد زمانى برابر 1us مى‌باشد.

**مهدي صديقي** در سال ۱۳۶۹ مدرک كارشناسي خود را در رشته مهندسي برق – سخت افزار از دانشگاه صنعتي شريف و در سال هاي ۷۳ و ۷۷ مدارک كارشناسي ارشد و دكتراي خود را در رشته مهندسي برق و كامپيوتر از دانشگاه كلرادو در بولدر دريافت نمود. در سال هاي ۱۳۷۵ تا ۱۳۸۰ ايشان به عنوان مشاور و طراح ارشد سخت افزار شركت هاي كامپيوتري Silicon Valley مشغول به كار بود. او اكنون استاديار دانشكده مهندسي كامپيوتر و فناوري اطلاعات دانشگاه صنعتي اميركبير مي‌باشد. زمينه هاي پژوهشي مورد علاقه وي شامل طراحي VLSI، طراحي سخت افزار و ابزارهاي طراحي CAD مي‌باشد. آدرس پست الكترونيكي نامبرده عبارتست از: Msedighi@ce.aut.ac.ir

**سام فرخي** در سال ۱۳۷۷ از سازمان ملي پرورش استعدادهاي درخشان فارغ التحصيل شده و مدرک كارشناسي خود را در رشته مهندسي كامپيوتر گرايش سخت افزار از دانشگاه صنعتي امير كبير در سال ۱۳۸۱ اخذ نموده است و در سال ۱۳۸۱ كارشناسي ارشد خود را درگرايش معماري كامپيوتر در همان دانشگاه آغاز نموده است و هم اكنون در اين دانشگاه مشغول به تحصيل مي‌باشد. زمينه هاي مورد علاقه وي CAD و Testable design مي‌باشد. همچنين از سال ۱۳۷۷ همكاري خود را با سازمان ملي پرورش استعدادهاي درخشان شروع نموده و در حال حاضر علاوه بر رياست گروه كامپيوتر در يكي از مراكز اين سازمان عضو تيم طراحي سيلابس آموزش كامپيوتر براي دانش آموزان تيزهوش مي‌باشد. آدرس پست الكترونيكي نامبرده عبارتست از: SFarrokhi@specialsolutions.ca